

並列推論マシンPIMの中期構想

ICOT 第4研究室

後藤 厚 宏

1. 並列推論マシンモデルの研究(1982~1985)
2. 中期における研究方針
3. 中期並列推論マシンPIMの概要

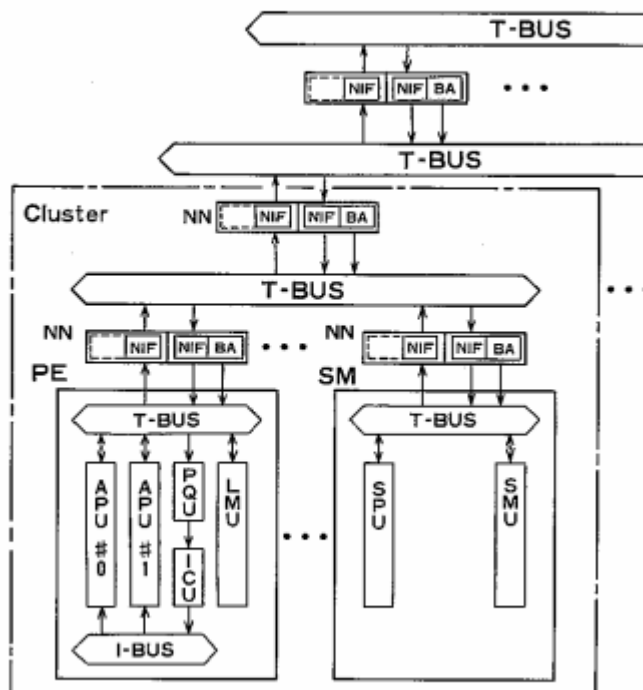
1. 並列推論マシンモデルの研究(1982~1985)

(1) 研究の推移

	1982	1983	1984	1985
核言語の 静特性の解析	—————→			
リダクション メカニズム (PIM-R)	基本設計 ———→	シミュレータ ———→	実験機 ———→	
データフロー メカニズム (PIM-D)	基本設計 ———→	シミュレータ ———→	実験機 ———→	
株分け方式		基本設計 ———→	実験機 ———→	

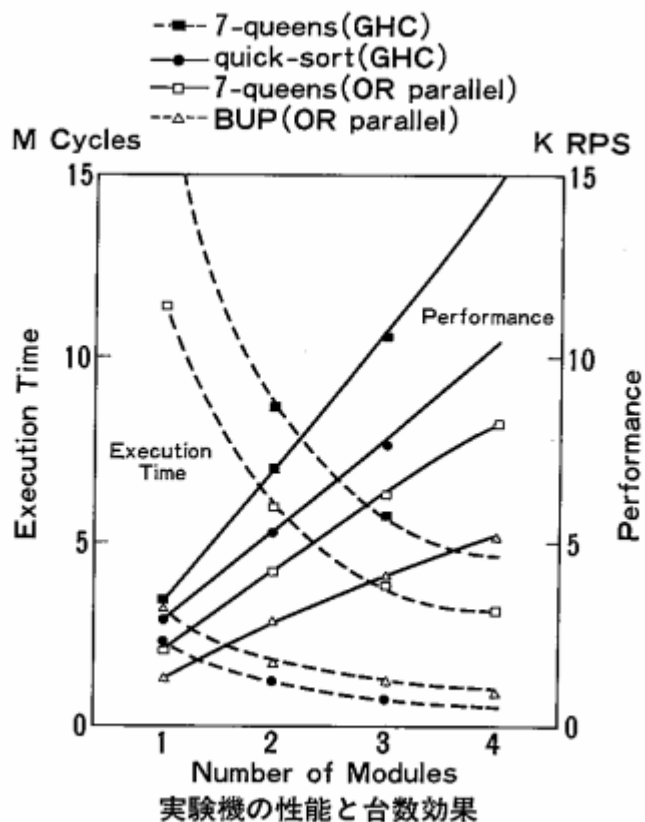
(2) 評価例

PIM-D実験機の構成



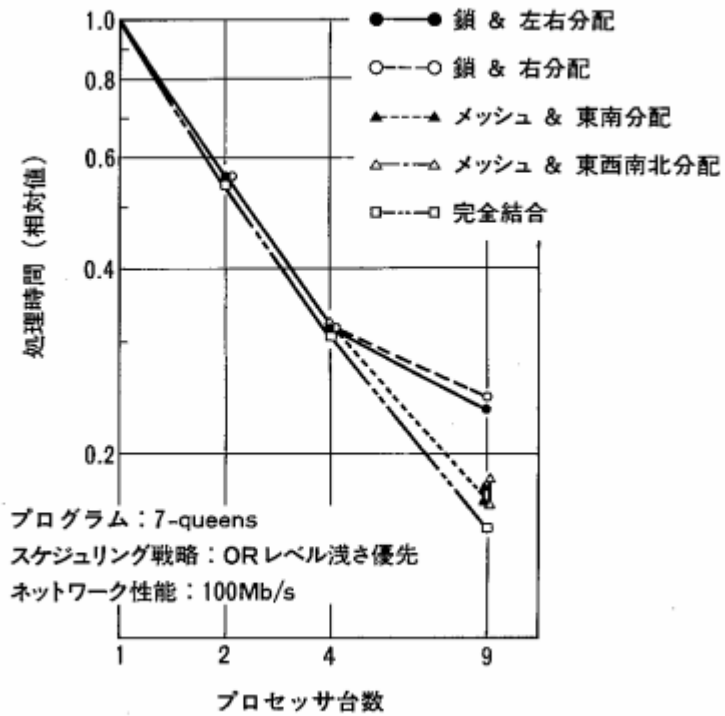
実験機の構成

PIM-D実験機による評価

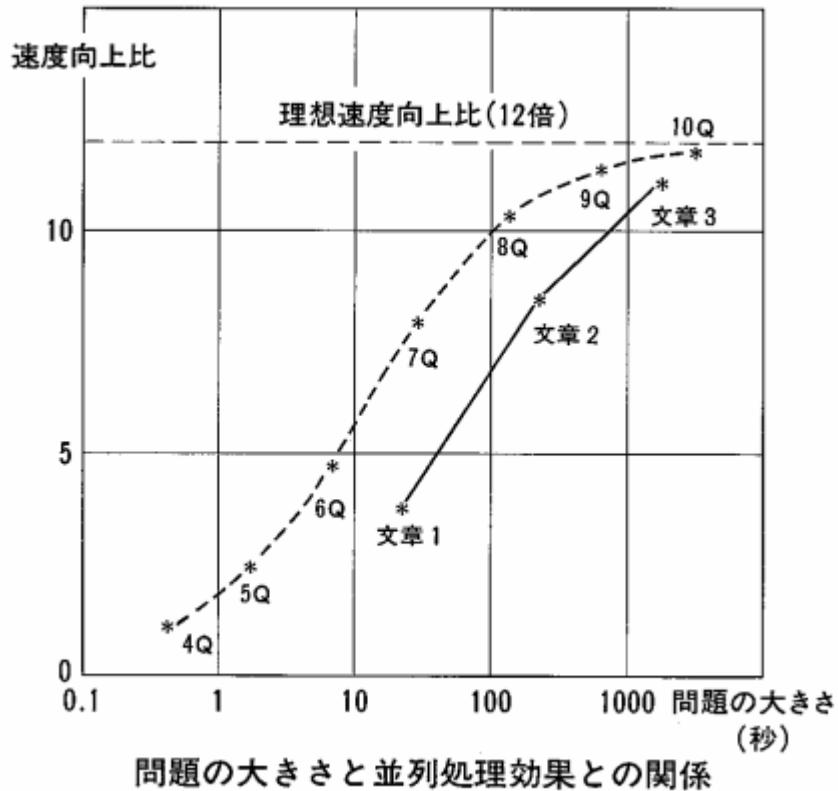


実験機の性能と台数効果

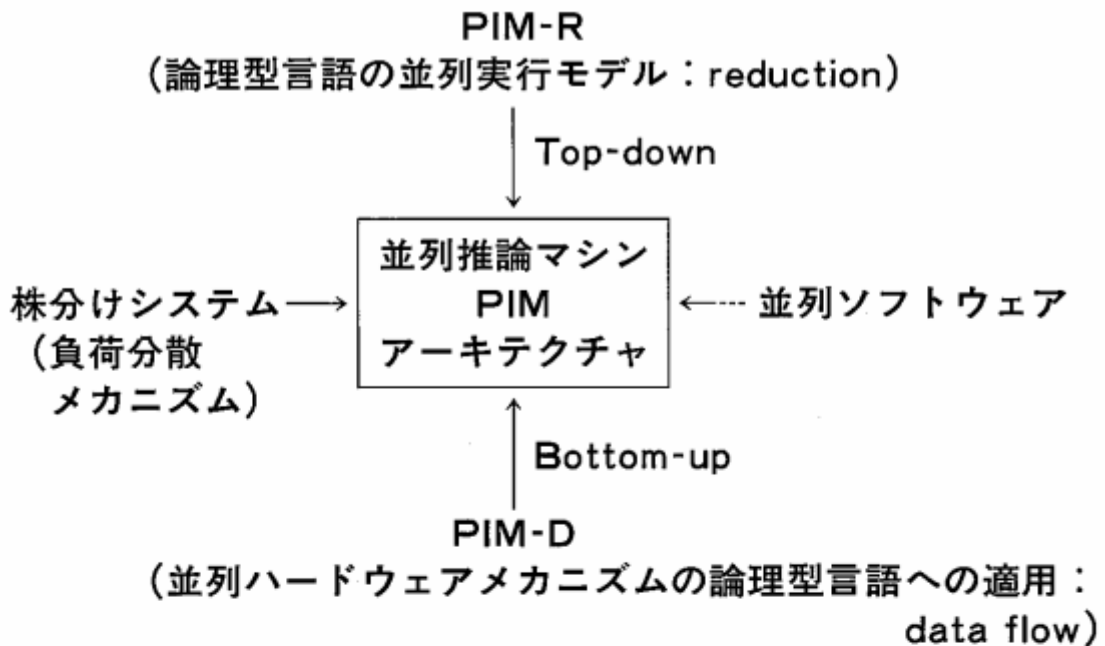
PIM-R実験機による評価



株分けシステムの評価



(2) 研究のアプローチ



(3) 明らかになった課題

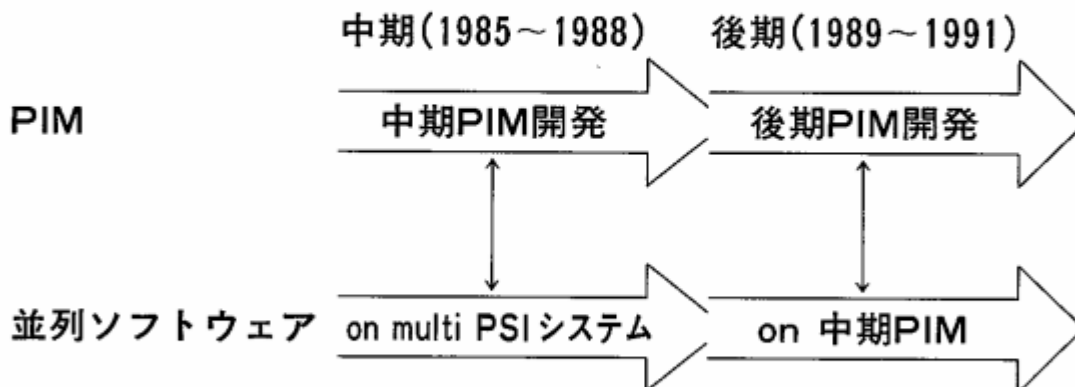
- ① 並列ソフトウェア研究との協調
 - ・大規模応用プログラム
 - ・並列アルゴリズム
 - ・並列推論マシンのオペレーティングシステム
 - ・並列プログラムの開発環境
- ② 単体性能の向上
 - $\text{PIMの性能} = \text{単体性能} \times \text{台数効果}$
- ③ ハードウェア技術の蓄積
- ④ 並列処理の粒度と局所性

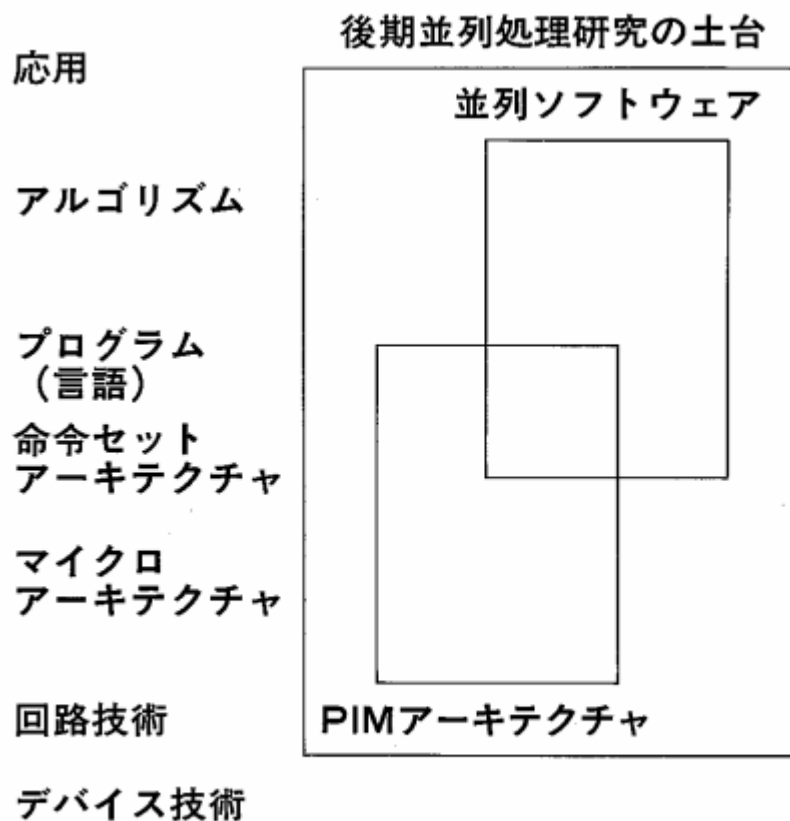
PIMの前期研究のまとめ

- 論理型言語と並列処理アーキテクチャとの適合性の確認
- PIMの機械語のベースとしてストリーム・ベースの並列論理型言語GHC(KL1の核)を選択
- 並列タスクの分割, 配分などの管理メカニズムについての問題点の明確化と並列ソフトウェア研究の重要性の認識
- 要素プロセッサの高速化手法の明確化と実装規模などに関する設計基礎データの収集

2. 中期における研究方針

- ① ハードウェア研究とソフトウェア研究の協調
- ② ソフトとハードの整合性を考慮した一貫性のあるシステム開発(システム全体としての高速化, 並列OSを考慮したマシン構造)
- ③ 中期から後期へのつながりの重視



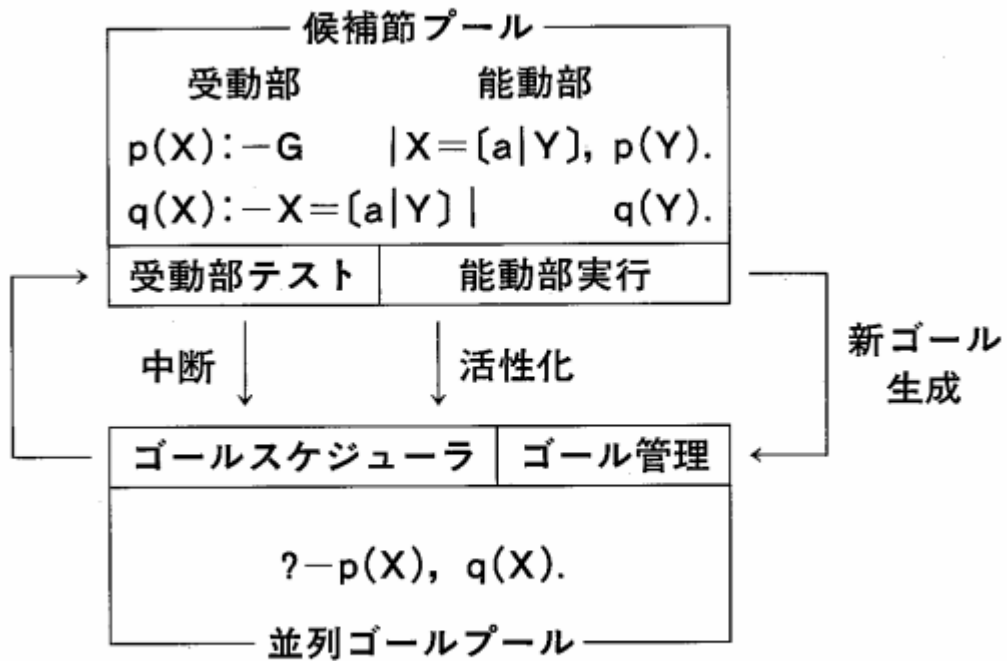


3. 中期並列推論マシンPIMの概要

開発目標

- ・要素プロセッサを100台規模で接続
- ・オペレーティングシステム(PIMOS)が稼働可能
- ・性能目標：
 - 50～100KLIPS/PE
 - 2～5MLIPS/System
- ・動作の高速性と安定性が確保できる高密度実装
 - ゲートアレイ主体，一部カスタムLSIの利用

核言語の処理方式～並列ゴールリダクション



同期とスケジューリング

- ・同期プリミティブ
 - ・ゴールの中断/再開の高速化
(大きいコンテキストスイッチ)

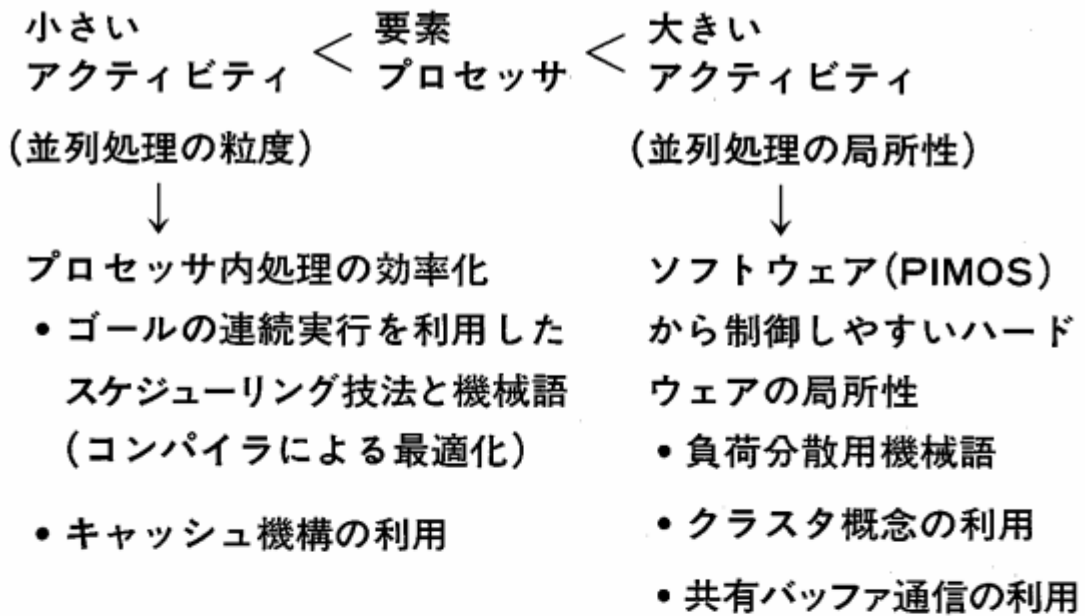
通信：ユニフィケーションとゴールの分散

- ・共有バッファ通信と
メッセージ(パケット)通信
- ・遠隔データアクセスの高速化
(小さいコンテキストスイッチ)

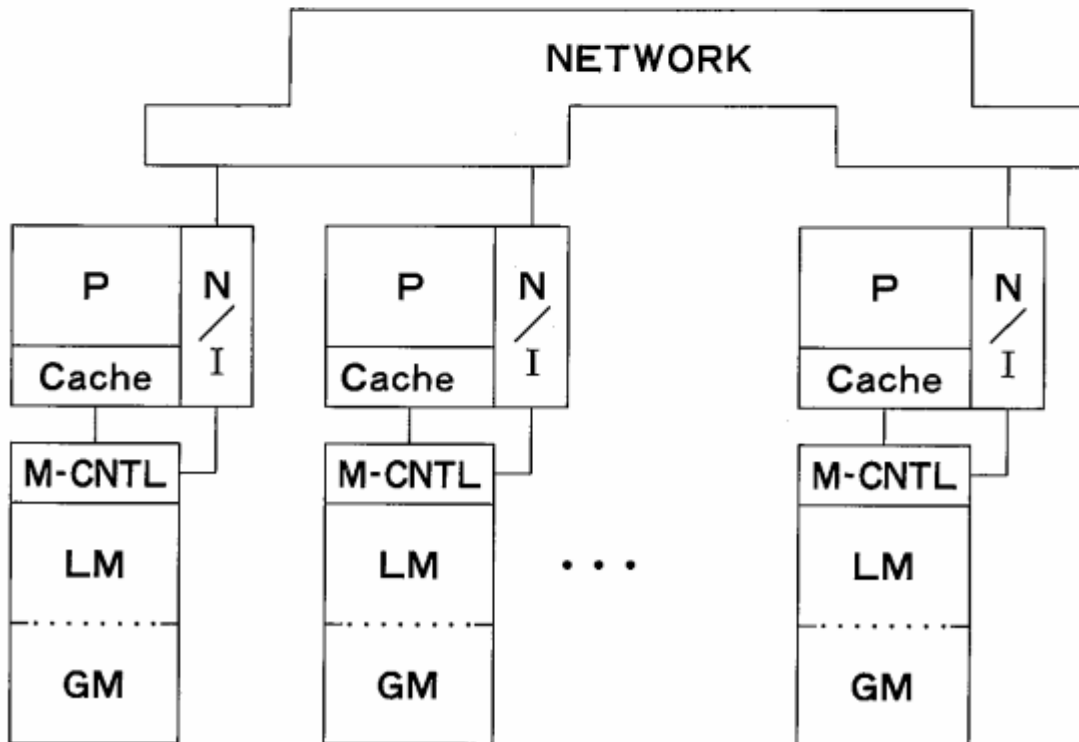
ストリーム

- ・CDRコーディング表現と
ストリーム操作プリミティブ

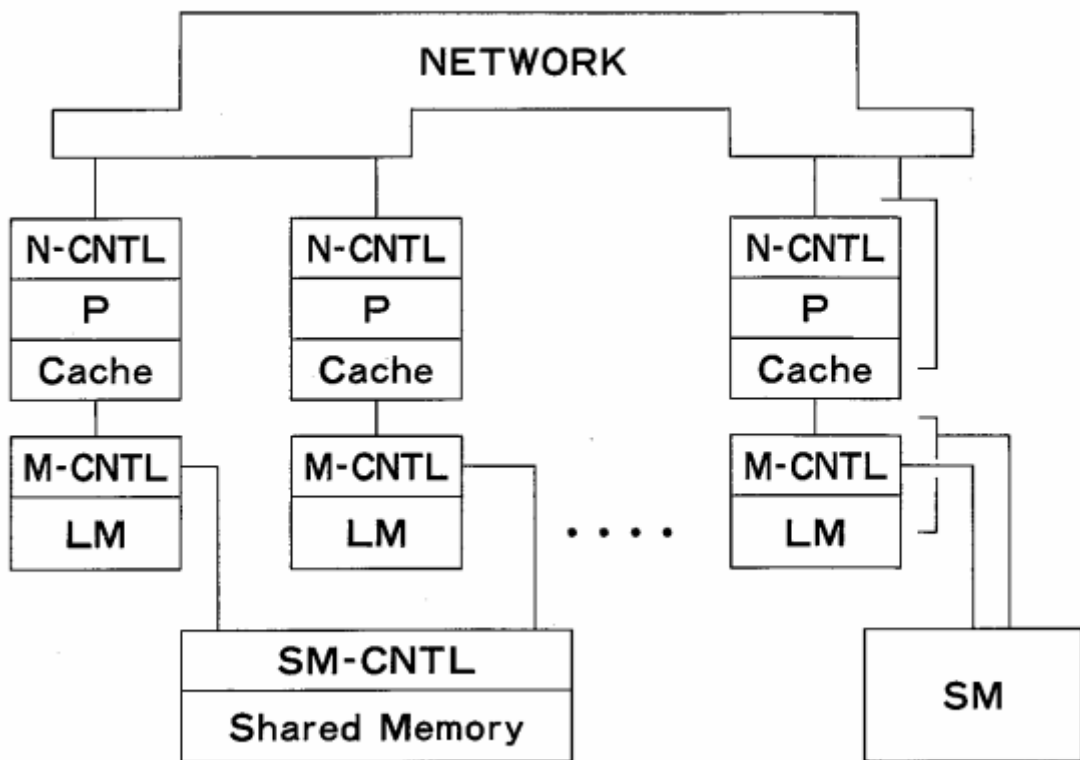
核言語の並列アクティビティと要素プロセッサ



中期PIMの構成イメージ



中期PIMの構成イメージ



今後の予定

