

②② Co-HLEX: Co-operative Recursive LSI Layout Problem Solver on  
Japan's Fifth Generation Parallel Inference Machine

T.Watanabe\*, K.Komatsu(日立製作所, 日本)

発表要旨

Multi-PSI, PIM上で動く実験的な応用ソフトとして, LSIのレイアウトシステムのCo-HLEXを開発した。Co-HLEXは, 階層的かつ再帰的に組織化された並列問題解決器を用いて問題のトップダウンな分割とボトムアップな統合を表現し, レイアウトを決定する(HRCTL)。ランタイムでのモジュール間の協調的配線端子位置決定行為により配線用チャンネルが不要となり, チップ面積を抑えることができた。HRCTLの再帰性によって, 従来の手法では数十万行のプログラムが必要なところを数千行のKL1プログラムで実現できた。また, 計算時間複雑度はモジュール数に対し線形のオーダーに抑えることができ, 並列協調メカニズムがこの種の問題の解決に有効な手段を提供する可能性を持っていることが示された。

質疑応答

質問: レイアウトを部分的に与えたときもCo-HLEXはうまく働くか?

回答: レイアウトの補完は, 大まかな配置プランをCMPNネットワーク上にトップダウンに生成するフェーズと, 生成された個々の解をボトムアップに統合していくフェーズからなる。ボトムアップフェーズではネットワークの各層で補完を行なうので, 全体として自立的な補完機能が実現できる。実際にはもっと適切なメカニズムが必要になると思われるが, 上のフェーズを繰り返すことで徐々に質のよいレイアウトを生成することができると思う。

質問: 台数効果を示すグラフでプロセッサが64台のとき2.4倍しか得られていないが, この点についてどう思うか?

回答: グラフは16台のときの早さを基準にしているので, 2.4倍というのはプロセッサを16台から64台にしたときの早さの割合を示している。