

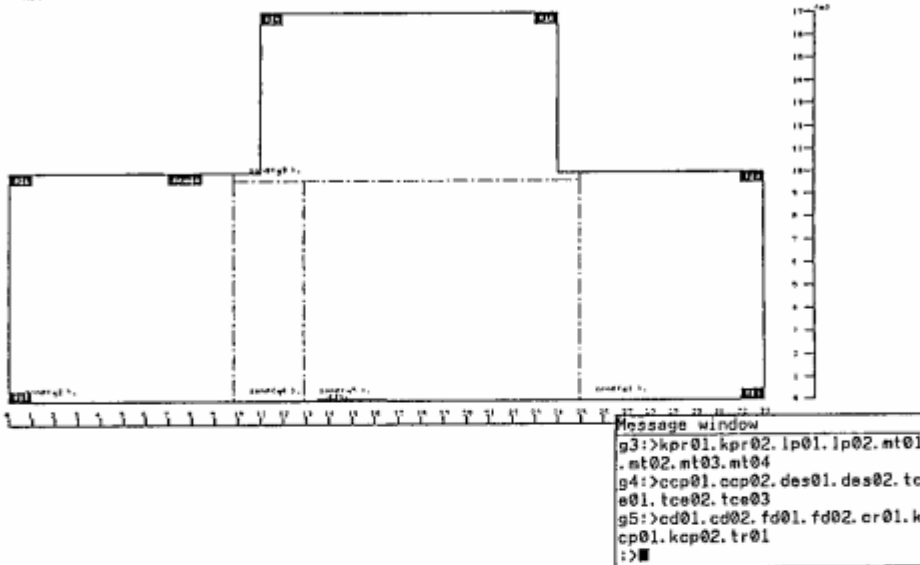
題名	並列協調型レイアウト問題解決実験システム
目的	意味的制約条件を持ったレイアウト問題のESP上での並列協調処理を目的とした実験システム
概要及び特徴	<p>(1) 取り扱う問題</p> <ul style="list-style-type: none"> ・ 計算機室への機器自動レイアウト ・ 考慮する意味的諸条件 部屋内の適切配置位置、類似機器近接、機器前面線整合、配置方向、相互距離、機器本体と保守エリアの重なり不可、保守エリア同士は可 等 <p>(2) 処理概要</p> <ul style="list-style-type: none"> ・ 上下2階層から成る階層問題解決 上位 … 問題分割 下位 … 部分問題の並列協調処理 <p>(3) 特徴</p> <ul style="list-style-type: none"> ・ 部屋・既配置物などの状況認識、認識結果に基づく機器の配置候補地生成、制約条件による候補地限定 等のステップで制約を満足化 ・ 部分問題間の有向制約の無向化による並列協調処理性能の向上 ・ オブジェクト指向パラダイムによる多元的知識表現と問題解決
構成	<p>The diagram illustrates the system's architecture. It starts with '入力問題定義データ' (Input problem definition data) entering a large box labeled '並列レイアウト問題解決処理' (Parallel layout problem solving process). This box contains several sub-components: '上位配置処理' (Upper layer configuration processing) and '上位配線処理' (Upper layer wiring processing) on the left; '並列配置プロセス制御処理' (Parallel configuration process control) and '並列配線プロセス制御処理' (Parallel wiring process control) in the middle; and '下位配置配線処理' (Lower layer configuration/wiring processing) at the bottom, which includes 'プロセス1' (Process 1), 'プロセス2' (Process 2), and 'プロセスn' (Process n), each with sub-steps for '配置位置決定処理' (Configuration position determination) and '配線位置決定処理' (Wiring position determination) in parallel. Below this main box is a '配置・配線状況' (Configuration/wiring status) box. At the bottom, a 'レイアウト知識' (Layout knowledge) box contains '形状物' (Shapes), 'ゾーン内制約' (Zone internal constraints), and 'ゾーン間制約' (Zone inter constraints). An arrow points from the layout knowledge box up to the main processing box. On the right side, '出力レイアウト図' (Output layout diagram) is generated from the main processing box.</p>

デ モ 内 容 (1/3)

(1) 上位階層処理 (部屋の複数ゾーンへの分割と機器及び配線ネットのグルーピング)

Computer Room Layout Expert

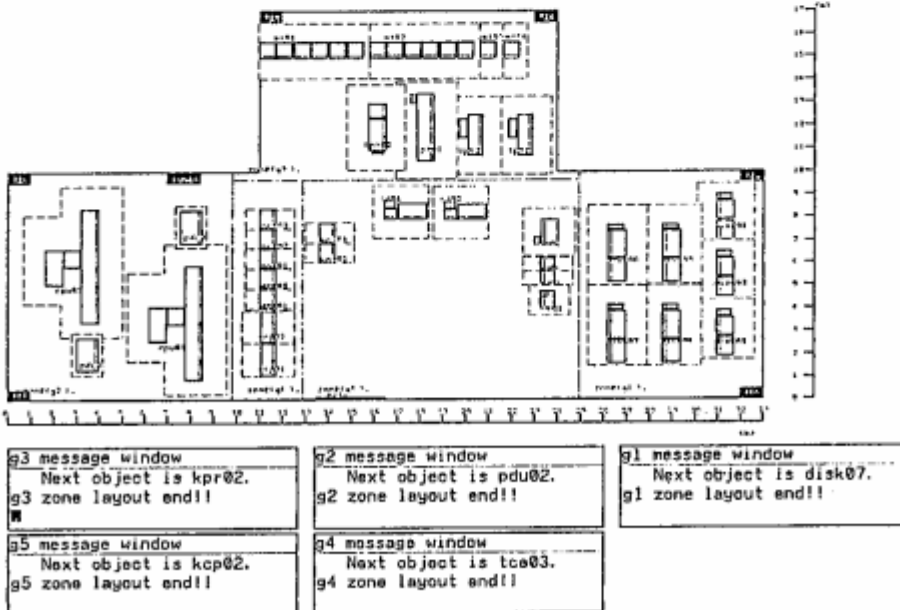
図例 1



(2) 下位階層処理 (機器配置例 1 ... 部分問題間の制約なし)

Computer Room Layout Expert

図例 1



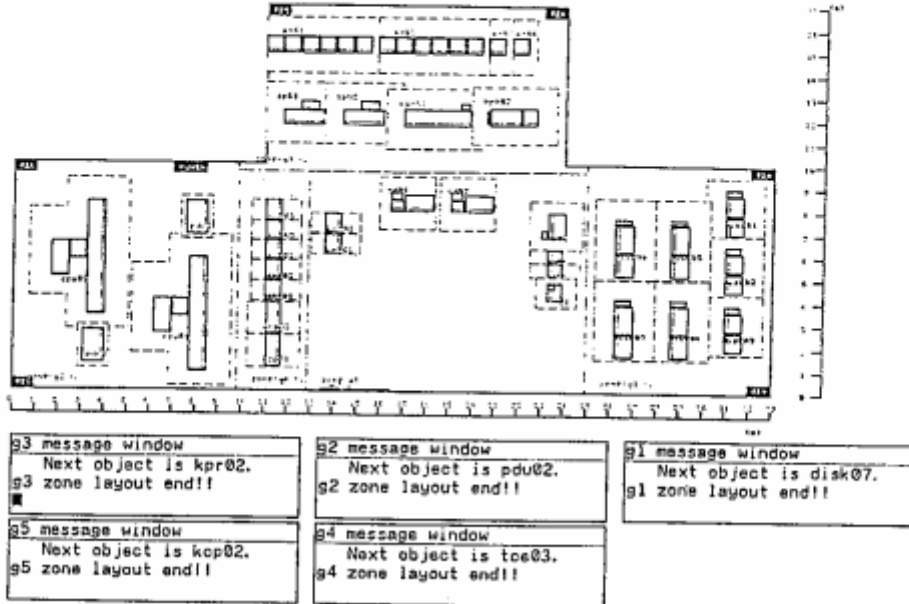
ゾーンg3のプリンタ群の方向が右向き

デ モ 内 容 (2/3)

(3) 下位階層処理 (機器配置例2 ... 部分問題間制約あり)

Computer Room Layout Expert

図 1

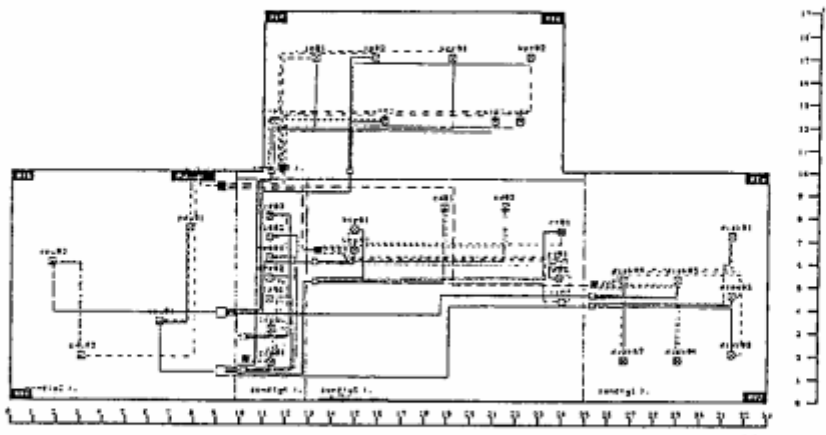


ゾーンg3のプリンタ群の方向が下向き

(4) ケーブル配線

Computer Room Layout Expert

図 2

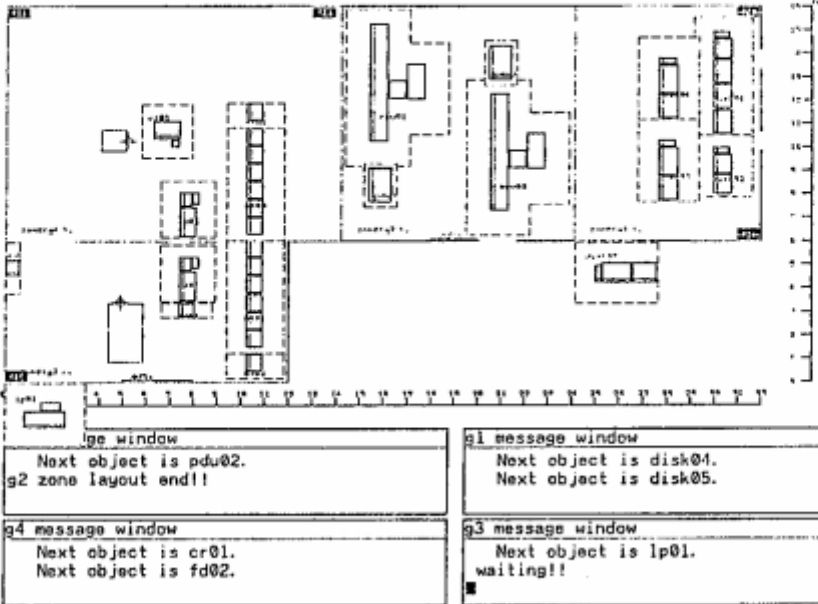


—— : 信号ケーブル
- - - : 電源ケーブル

(5) 部分問題間有向制約による配置待ち

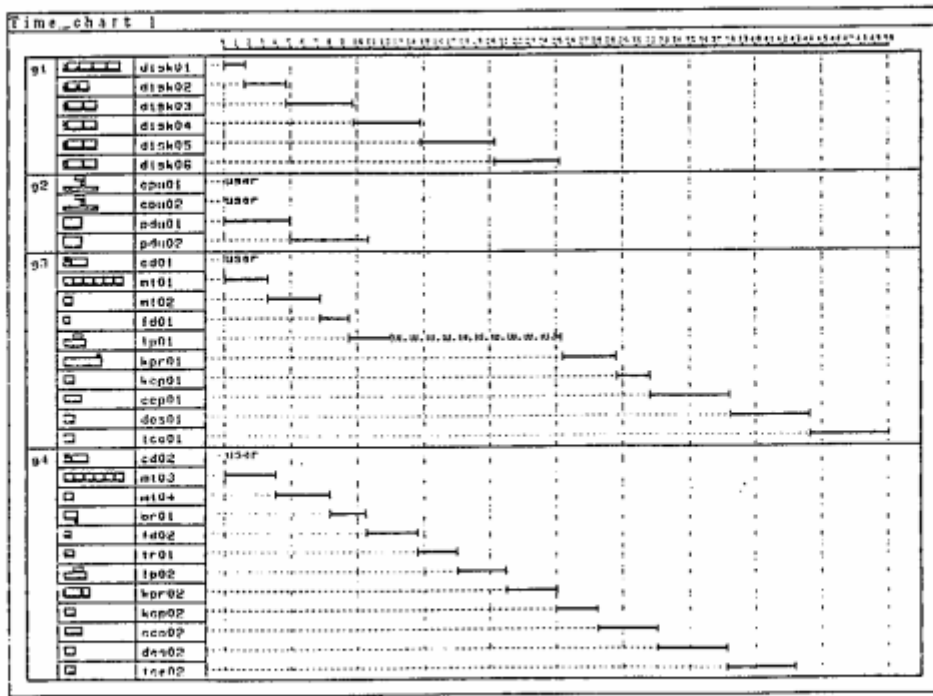
Computer Room Layout Expert

exp1



lp01がkpr02の配置待ち

(6) 上記(5)の配置処理タイムチャート



w : 待ち